

Digilab Digital I/O 2 to Digilab D2

DIO2 Pin	Signal	D2 Pin	Signal	FPGA Pin
A1		B39		
A2		B40		
A3		B37		
A4		B38		
A5		B35		
A6		B36		
A7		B33		
A8		B34		
A9		B31		
A10		B32		
A11		B29		
A12		B30		
A13		B27		
A14		B28		
A15		B25		
A16		B26		
A17		B23		
A18		B24		
A19		B21		
A20		B22		
A21		B19		
A22		B20		
A23		B17		
A24		B18		
A25		B15		
A26		B16		
A27		B13		
A28		B14		
A29		B11		
A30		B12		
A31		B9		
A32		B10		
A33		B7		
A34		B8		
A35		B5		
A36		B6		
A37	VCC	B3	VCC	
A38		B4		
A39	GND	B1	GND	
A40	VU	B2	VU	

DIO2 Pin	Signal	D2 Pin	Signal	FPGA Pin
B1	B1	A39	A39	17
B2	B0	A40	A40	16
B3	G0	A37	A37	20
B4	B2	A38	A38	18
B5	G2	A35	A35	22
B6	G1	A36	A36	21
B7	R1	A33	A33	24
B8	R0	A34	A34	23
B9	VS	A31	A31	29
B10	HS	A32	A32	27
B11	KCLK	A29	A29	31
B12	KDAT	A30	A30	30
B13	LCD_RW	A27	A27	34
B14	LCD_RS	A28	A28	33
B15	LCD_E	A25	A25	36
B16		A26	A26	35
B17	D0	A23	A23	41
B18	D1	A24	A24	37
B19	D2	A21	A21	43
B20	D3	A22	A22	42
B21	D4	A19	A19	45
B22	D5	A20	A20	44
B23	D6	A17	A17	47
B24	D7	A18	A18	46
B25	CS	A15	A15	49
B26	WE	A16	A16	48
B27	OE	A13	A13	58
B28		A14	A14	57
B29	CLK	A11	A11	60
B30	A0	A12	A12	59
B31	A1	A9	A9	62
B32	A2	A10	A10	61
B33	A3	A7	A7	67
B34	A4	A8	A8	63
B35	A5	A5	A5	69
B36	A6	A6	A6	68
B37	VCC	A3	VCC	
B38		A4	A4	70
B39	GND	A1	GND	
B40	VU	A2	VU	